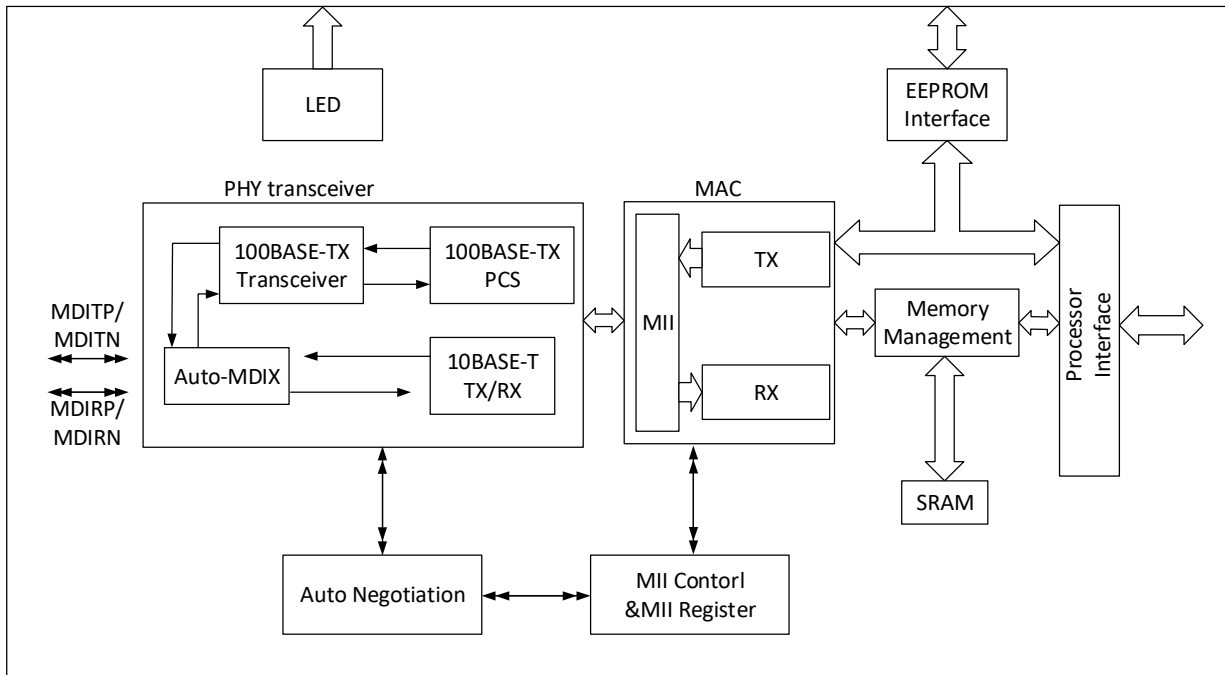


1、概述

CH390 是一款自带 10/100M 以太网介质传输层 (MAC) 和物理层收发器 (PHY) 的工业级以太网控制器芯片, 支持 10BASE-T 的 CAT3、4、5 和 100BASE-TX 的 CAT5、6 连接, 支持 HP Auto-MDIX, 低功耗设计, 符合 IEEE 802.3u 规范。CH390 内置 16K 字节 SRAM, 支持 3.3V 或 2.5V 并行接口和 SPI 串行接口, 用于兼容各种 MCU、MPU、DSP 等控制器。

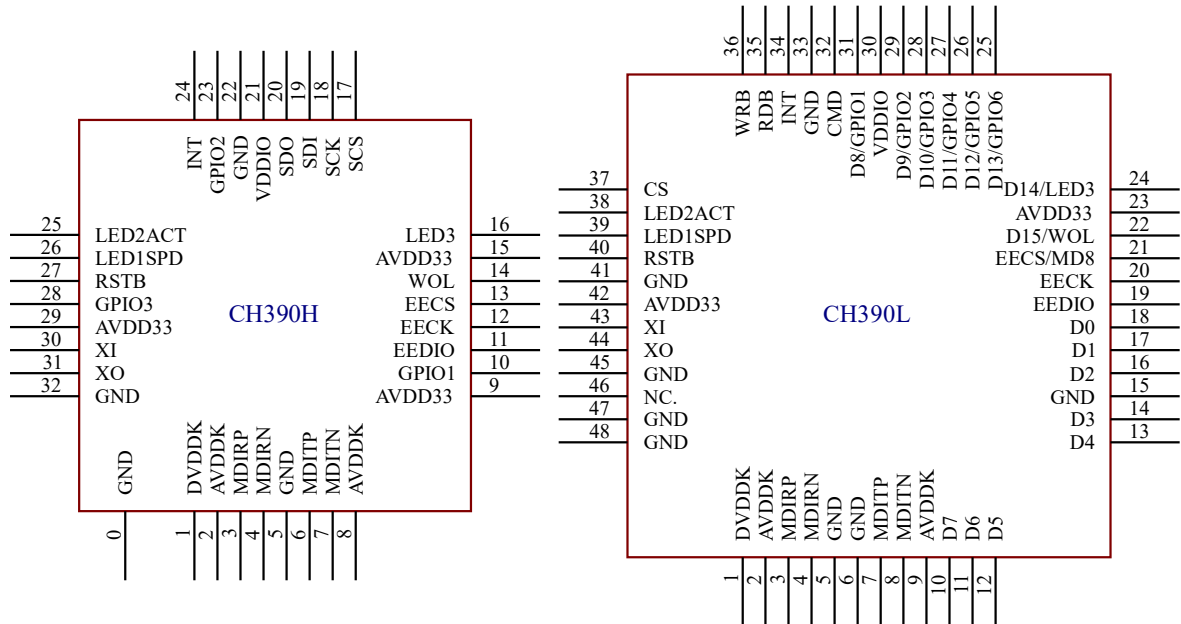
下图为 CH390 的框图。



2、特点

- 内部自带以太网介质传输层 (MAC) 和物理层 (PHY)。
- CH390L 支持 8 位并行接口和 16 位并行接口, CH390H 支持 SPI 串行接口。
- 每个芯片内置唯一的以太网 MAC 地址, 无需另外购买或分配, 无需外部 EEPROM。
- CH390H 提供 SPI 从机接口, 支持 SPI 时钟模式 0 和 3, 时钟速度高达 50MHz。
- 集成基于 DSP 算法实现的低功耗 10/100M 收发器 Transceiver。
- 支持 Auto-MDIX 交换 TX/RX, 自动识别正负信号线。
- 支持 10BASE-T 和 100BASE-TX 及自动协商。
- 支持 UTP CAT5E、CAT6 双绞线, 支持 120 米传输距离。
- 支持用于远程唤醒的唤醒帧、链路状态变化和魔法包事件。
- 支持 IEEE 802.3x 的流量控制。
- 支持 IPv4 TCP/UDP 和 IPv6 TCP/UDP 校验和的生成和检查。
- 内置 LDO, 支持独立的 I/O 接口电源以适用不同电压的处理器或 MCU。
- 内置 50Ω 阻抗匹配电阻, 内置晶体振荡器所需电容, 外围电路精简。
- 支持可选的外部 EEPROM 配置芯片。
- 提供 QFN32 和 LQFP48 两种封装。

3、封装



封装形式	尺寸	引脚间距		封装说明	订货型号
QFN32_5X5	5.0*5.0mm	0.50mm	19.7mil	四边无引线 32 脚	CH390H
LQFP48	7.0*7.0mm	0.50mm	19.7mil	标准 LQFP48 脚贴片	CH390L

4、引脚

CH390H 引脚号	CH390L 引脚号	引脚名称	类型	引脚说明
3、4	3、4	MDIRP、 MDIRN	I/O	10BASE-T/100BASE-TX MDI 模式下的差分输入； 10BASE-T/100BASE-TX MDIX 模式下的差分输出。
6、7	7、8	MDITP、 MDITN	I/O	10BASE-T/100BASE-TX MDI 模式下的差分输出； 10BASE-T/100BASE-TX MDIX 模式下的差分输入。
1	1	DVDDK	P	外接 0.1uF (0.1uF~1uF) 对地电容贴近芯片放置。
2、8	2、9	AVDDK	P	外接 1uF 对地电容贴近芯片放置。
29	42	AVDD33	P	3.3V 主电源输入，建议 1uF 对地电容贴近芯片放置， 或者 0.1uF~4.7uF，支持 10uF 但需并联 0.1uF。
9、15	23	AVDD33	P	3.3V 电源输入， 建议 1uF (0.1uF~4.7uF) 对地电容贴近芯片放置。
21	30	VDDIO	P	I/O 接口的 3.3V 或 2.5V 电源输入。 建议 0.1uF (0.1uF~1uF) 对地电容贴近芯片放置。
30	43	XI	I	晶振输入，需外接 25MHz 晶体一端，或外部时钟输入。
31	44	XO	O	晶振反相输出，需外接 25MHz 晶体另一端。
0、5、22、 32	5、6、15、 33、41、45、 47、48	GND	P	公共接地端。
25	38	LED2ACT	O	连接指示 LED。 在 LED 模式 1 下，是内部 PHY 的链接和载波感应信号的 组合 LED。 在 LED 模式 0 下，仅是内部 PHY 的载波感应信号的 LED。

CH390H 引脚号	CH390L 引脚号	引脚名称	类型	引脚说明
26	39	LED1SPD	0, PU	速度指示 LED。 低电平输出表示内部 PHY 工作在 100M 模式， 浮空表示内部 PHY 工作在 10M 模式。
16	24	LED3	0, PD	全双工指示 LED。 在 LED 模式 1 下，低电平输出表示内部 PHY 工作在全双工模式，浮空表示内部 PHY 工作在半双工模式； 在 LED 模式 0 下，低电平输出表示内部 PHY 工作在 10M 模式，浮空表示内部 PHY 工作在 100M 模式。 更多的 LED 模式由 MAC 寄存器 57H 控制。 注：不适用于 CH390L 的 16 位模式。
10、23、 28	31、29、28	GPIO1、 GPIO2、 GPIO3	I/O	双向三态通用输入和输出，默认为输入。 由 MAC 寄存器 1Eh、1Fh 的位 1~位 3 控制。
-	22、24、 25~29、31	D15~D8	I/O, PD	处理器数据总线的位 8~15，用于 16 位并行接口。 在 16 位模式下，作为处理器数据总线的位 8~位 15； 在 8 位模式下，作为 GPIO 或者特定用途的 I/O。
	25~27	GPIO6 ~GPIO4	0, PD	在 8 位模式下，作为通用输出。 这些引脚只能作为通用输出引脚，由寄存器 1Fh 控制。
-	10~14 16~18	D7~D0	I/O, PD	处理器数据总线的位 0~位 7，用于 8 位或 16 位并行接口。
11	19	EEDIO	I/O, PD	EEPROM 数据输入和输出引脚，默认为低电平。
12	20	EECK	0, PD	EEPROM 时钟输出，默认为低电平。
13	21	EECS	0, PD	EEPROM 片选输出，高电平有效，默认为低电平。
-		MD8	0, PD	该引脚兼作为 CH390L 并口数据宽度的配置引脚。 当该引脚被外部电阻拉高时为 8 位模式，数据宽度为 8 位； 否则为 16 位模式，数据宽度为 16 位。
14	22	WOL	0, PD	网络唤醒输出，极性可通过 EEPROM 配置。 注：不适用于 CH390L 的 16 位模式。
17	-	SCS	I	SPI 片选输入，低电平有效。
18	-	SCK	I, PD	SPI 时钟输入，支持模式 0 或 3。
19	-	SDI	I, PD	SPI 串行数据输入，连接处理器 SPI 主机的 MOSI。
20	-	SDO	0, PD	SPI 串行数据输出，连接处理器 SPI 主机的 MISO。
24	34	INT	0	中断请求输出，默认高电平有效。 极性可通过 EEPROM 配置或 MAC 寄存器 39H 设置。
27	40	RSTB	I, PU	复位输入，低电平有效。
-	32	CMD	I, PD	并行接口本周期命令类型选择输入。 当高电平时，选择访问数据端口； 当低电平时，选择访问 INDEX 地址索引端口
-	35	RDB	I, PD	处理器并口读取控制信号输入。 默认为低电平有效，极性可通过 EEPROM 配置。
-	36	WRB	I, PD	处理器并口写入控制信号输入。 默认为低电平有效，极性可通过 EEPROM 配置。
-	37	CS	I, PU	处理器并口片选输入。 默认为低电平有效，极性可通过 EEPROM 配置。
-	46	NC.	-	空脚或保留引脚，禁止连接。

注：I = 输入；O = 输出；I/O = 输入/输出；P = 电源；PD = 内置下拉电阻；PU = 内置上拉电阻。

5、寄存器描述

注：本手册中(H)对应 CH390H，(L)对应 CH390L；未标明(H)或(L)则适用于 CH390H 和 CH390L。

表 5-1 寄存器描述

寄存器	描述	偏移	复位后默认值
NCR	网络控制寄存器	00h	00h
NSR	网络状态寄存器	01h	00h
TCR	TX 控制寄存器	02h	00h
TSRA	数据包索引 A 的 TX 状态寄存器	03h	00h
TSRB	数据包索引 B 的 TX 状态寄存器	04h	00h
RCR	RX 控制寄存器	05h	00h
RSR	RX 状态寄存器	06h	00h
ROCR	接收溢出计数器寄存器	07h	00h
BPTR	背压阈值寄存器	08h	37h
FCTR	流量控制阈值寄存器	09h	38h
FCR	RX/TX 流量控制寄存器	0Ah	00h
EPCR	EEPROM 和 PHY 控制寄存器	0Bh	00h
EPAR	EEPROM 和 PHY 地址寄存器	0Ch	40h
EPDRL	EEPROM 和 PHY 低字节数据寄存器	0Dh	XXh
EPDRH	EEPROM 和 PHY 高字节数据寄存器	0Eh	XXh
WCR	唤醒控制寄存器	0Fh	00h
PAR	以太网 MAC 物理地址寄存器	10h~15h	内置唯一以太网地址， 可由 EEPROM 配置覆盖
MAR	多播地址哈希表寄存器	16h~1Dh	XXh
GPCR	通用控制寄存器	1Eh	71h
GPR	通用寄存器	1Fh	XXh
TRPAL	TX 内存读指针地址低字节	22h	00h
TRPAH	TX 内存读指针地址高字节	23h	00h
RWPAL	RX 内存写指针地址低字节	24h	00h
RWPAH	RX 内存写指针地址高字节	25h	0Ch
VID	供应商 ID	28h~29h	1C00h
PID	产品 ID	2Ah~2Bh	9151h(H)/9150h(L)
CHIPR	芯片修订识别码	2Ch	2Bh(H)/2Ah(L)
TCR2	发送控制寄存器 2	2Dh	00h
ETXCSR(L)	早期传输控制/状态寄存器	30h	00h
ATCR(H)	自动传输控制寄存器	30h	00h
TCSCR	发送校验和控制寄存器	31h	00h
RCSCSR	接收校验和控制状态寄存器	32h	00h
MPAR	MII PHY 地址寄存器	33h	00h
LEDCL(L)	LED 引脚控制寄存器	34h	00h
SBCR(H)	SPI 总线控制寄存器	38h	44h
INTCR	INT 引脚控制寄存器	39h	00h
ALNCR(H)	SPI 字节对齐错误计数寄存器	4Ah	00h
SCCR	系统时钟开启控制寄存器	50h	00h
RSCCR	恢复系统时钟控制寄存器	51h	XXh
RLENCR	RX 数据包长度控制寄存器	52h	00h
BCASTCR	RX 广播控制寄存器	53h	00h

寄存器	描述	偏移	复位后默认值
INTCKCR (H)	INT 引脚时钟输出控制寄存器	54h	00h
MPTRCR	内存指针控制寄存器	55h	00h
MLEDGR (H)	扩展 LED 控制寄存器	57h	00h
MRCMDX	无地址递增内存数据预取读命令寄存器	70h (H) / F0h (L)	XXh
MRCMDX1	无数据预取和地址递增内存读命令寄存器	71h (H) / F1h (L)	XXh
MRCMD	地址递增的内存数据读命令寄存器	72h (H) / F2h (L)	XXh
MRRL	内存数据读地址寄存器低字节	74h (H) / F4h (L)	00h
MRRH	内存数据读地址寄存器高字节	75h (H) / F5h (L)	00h
MWCMDX	无地址递增的内存数据写命令寄存器	76h (H) / F6h (L)	XXh
MWCMD	地址递增的内存数据写命令寄存器	78h (H) / F8h (L)	XXh
MWRL	内存数据写地址寄存器低字节	7Ah (H) / FAh (L)	00h
MWRH	内存数据写地址寄存器高字节	7Bh (H) / FBh (L)	00h
TXPLL	TX 数据包长度低字节寄存器	7Ch (H) / FCh (L)	XXh
TXPLH	TX 数据包长度高字节寄存器	7Dh (H) / FDh (L)	XXh
ISR	中断状态寄存器	7Eh (H) / FEh (L)	00h
IMR	中断屏蔽寄存器	7Fh (H) / FFh (L)	00h

注：寄存器描述中，默认形式如下：

复位值：1 位设置为逻辑 1；

0 位设置为逻辑 0；

X 没有默认值；

P = 上电复位默认值；

H = 硬件复位默认值；

S = 软件复位默认值；

E = 来自 EEPROM 的默认值；

T = 配置引脚的默认值；

h = 十六进制。

保留位在读写访问时未定义。

访问类型：RO = 只读；

RW = 读/写；

R/C = 读和清除。

RW/C1 = 读写、通过写 1 清除；

WO = 只写；

5.1 网络控制寄存器 NCR (00h)

位	名称	描述	访问	默认值
7	Reserved	保留。	RO	P0
6	WAKEEN	启用唤醒功能。 清除该位也将清除所有的唤醒事件状态，该位不会受到软件复位的影响。 1 = 启用；0 = 禁用。	RW	P0
5	Reserved	保留。	RO	0
4	MACPD	读出取反后写入，开启唤醒帧通知。	RW	PS0
3	FDX	内部PHY的双工模式。 1 = 全双工；0 = 半双工。	RO	PS0
2:1	LBK	回环模式。 位：2 1 0 0 正常； 0 1 MAC内部回环； 1 0 保留； 1 1 保留。	RW	PS00
0	RST	软件复位控制，约10us后自动清除。 1 = 复位状态；0 = 非复位状态。	RW	P0

5.2 网络状态寄存器 NSR (01h)

位	名称	描述	访问	默认值
7	SPEED	内部PHY的速度。 当LINKST=0时，该位没有意义。 1 = 10Mbps；0 = 100Mbps。	RO	X
6	LINKST	内部PHY的连接状态。 1 = 连接成功；0 = 连接失败。	RO	X
5	WAKEST	唤醒事件状态。通过读或写1来清除。该位在软件复位后不会受到影响。 1 = 唤醒事件；0 = 无唤醒事件。	RW/C1	P0
4	Reserved	保留。	RO	0
3	TX2END	TX数据包索引B完成状态。 在开始传输TX数据包索引B时自动清除，在传输TX数据包索引B结束后自动设置。 1 = 数据包索引B的传输完成或空闲； 0 = 数据包索引B传输正在进行。	RW/C1	PS1
2	TX1END	TX数据包索引A完成状态。 在开始传输TX数据包索引A时自动清除，在传输TX数据包索引A结束后自动设置。 1 = 数据包索引A的传输完成或空闲； 0 = 数据包索引A传输正在进行。	RW/C1	PS1
1	RXOV	RX内存溢出状态。 1 = 溢出；0 = 非溢出。	RO	PS0
0	RXRDY	RX数据包准备。 1 = RX存储器中有数据包； 0 = RX存储器中无数据包。注：CH390L该位保留。	RO	PS0

5.3 TX 控制寄存器 TCR (02h)

位	名称	描述	访问	默认值
7	Reserved	保留。	RO	0
6	TJDIS	传输Jabber计数器(2048字节)控制。 1 = 禁用; 0 = 启用;	RW	PS0
5	Reserved	保留。	RO	0
4	PAD_DIS2	数据包索引B附加PAD填充。 1 = 禁用; 0 = 启用。	RW	PS0
3	CRC_DIS2	数据包索引B的附加CRC。 1 = 禁用; 0 = 启用。	RW	PS0
2	PAD_DIS1	数据包索引A的附加PAD填充。 1 = 禁用; 0 = 启用。	RW	PS0
1	CRC_DIS1	数据包索引A的附加CRC。 1 = 禁用; 0 = 启用。	RW	PS0
0	TXREQ	TX请求。发送后自动清除。 1 = 传输进行中; 0 = 无传输进行中。	RW	PS0

5.4 数据包索引 A 的 TX 状态寄存器 TSRA (03h)

位	名称	描述	访问	默认值
7	TJTO	发送Jabber超时。 传输超过2048字节帧会被截断。 1 = 超时; 0 = 未超时。	RO	PS0
6	LC	载波丢失。 帧传输过程中的载波丢失, 在内部回环模式下无效。 1 = 载波丢失; 0 = 无载波丢失。	RO	PS0
5	NC	无载波。 帧传输过程中无载波信号, 在内部回环模式下无效。 1 = 传输时无载波; 0 = 传输时的正常载波状态。	RO	PS0
4	LCOL	延时冲突。 当碰撞窗口为64字节后发生冲突时, 被设置为1。 1 = 延时冲突; 0 = 无延时冲突。	RO	PS0
3	COL	碰撞数据包。 传输过程中发生碰撞。 1 = 发生碰撞; 0 = 无碰撞发生。	RO	PS0
2	EC	过度碰撞。 16次过度碰撞会中止传输。 1 = 16次过度碰撞; 0 = 少于16次碰撞。	RO	PS0
1:0	Reserved	保留。	RO	0

5.5 数据包索引 B 的 TX 状态寄存器 TSRB (04h)

位	名称	描述	访问	默认值
7	TJTO	发送Jabber超时。 传输超过2048字节帧会被截断。 1 = 超时; 0 = 未超时。	RO	PS0

6	LC	载波丢失。 帧传输过程中的载波丢失，在内部回环模式下无效。 1 = 载波丢失；0 = 无载波丢失。	R0	PS0
5	NC	无载波。 帧传输过程中无载波信号，在内部回环模式下无效。 1 = 传输时无载波；0 = 传输时的载波状态正常。	R0	PS0
4	LCOL	延时冲突。 当碰撞窗口为64字节后发生冲突时，被设置为1。 1 = 延时冲突；0 = 无延时冲突。	R0	PS0
3	COL	碰撞数据包。 传输过程中发生碰撞。 1 = 发生碰撞；0 = 无碰撞发生。	R0	PS0
2	EC	过度碰撞。 16次过度碰撞会中止传输。 1 = 16次过度碰撞；0 = 少于16次碰撞。	R0	PS0
1:0	Reserved	保留。	R0	0

5.6 RX 控制寄存器 RCR (05h)

位	名称	描述	访问	默认值
7	Reserved	保留。	RW	PS0
6	WTDIS	看门狗定时器禁用。 1 = 禁用看门狗定时器 (2048字节)；0 = 启用。	RW	PS0
5	Reserved	保留。	R0	PS0
4	DIS_CRC	丢弃CRC错误数据包。 1 = 启用；0 = 禁用。	RW	PS0
3	ALL	接收所有组播。 接收带有多播目标地址的数据包。 1 = 启用；0 = 禁用。	RW	PS0
2	RUNT	接收Runt数据包。 接收小于64字节的数据包。 1 = 启用；0 = 禁用。	RW	PS0
1	PRMSC	混杂模式。 接收数据包不检查目标地址。 1 = 启用；0 = 禁用。	RW	PS0
0	RXEN	启用RX。 1 = 启用；0 = 禁用。	RW	PS0

5.7 RX 状态寄存器 RSR (06h)

位	名称	描述	访问	默认值
7	RF	Runt帧。 接收帧的大小小于64字节。 1 = 是；0 = 否。	R0	PS0
6	MF	多播帧。 接收到的帧有多播地址。 1 = 是；0 = 否。	R0	PS0
5	LCS	帧接收过程中发生延时冲突。1 = 是；0 = 否。	R0	PS0

4	RWTO	接收看门狗超时。 接收超过2048字节的数据。 1 = 是; 0 = 否。	RO	PS0
3	PLE	物理层错误。 帧接收过程中发现物理层错误。 1 = 是; 0 = 否。	RO	PS0
2	AE	对齐误差。 接收到的帧以非字节对齐方式结束。 1 = 是; 0 = 否。	RO	PS0
1	CE	CRC错误。 接收到的帧以CRC错误结束。 1 = 是; 0 = 否。	RO	PS0
0	FOE	RX内存溢出错误。 在接收帧的过程中发生RX内存溢出错误。 1 = 是; 0 = 否。	RO	PS0

5.8 接收溢出计数器寄存器 ROCR (07h)

位	名称	描述	访问	默认值
7	RXFU	接收溢出计数器溢出。 当ROCR有溢出条件时, 该位被设置。 1 = 是; 0 = 否。	R/C	PS0
6:0	ROCR	接收溢出计数器。 统计计数器, 用于显示FIFO溢出时收到的数据包量。	R/C	PS0

5.9 背压阈值寄存器 BPTR (08h)

位	位名称	描述	访问	默认值
7:4	BPHW	背压高水位溢出阈值, 单位为KBytes。 当RX SRAM的可用空间低于阈值时, MAC产生阻塞信号。默认为3K字节的可用空间。 注: 不要超过SRAM的大小。	RW	PS3
3:0	Reserved	保留。	RO	0

5.10 流量控制阈值寄存器 FCTR (09h)

位	名称	描述	访问	默认值
7:4	HWOT	RX存储器高水位溢出阈值, 单位为KBytes。 当RX内存可用空间小于此值时, 发送一个暂停时间为FFFFh的暂停包。如果该值为0, 没有RX流量控制。默认值为3K字节的可用空间。 注: 不要超过SRAM的大小。	RW	PS3
3:0	LWOT	RX存储器低水位溢出阈值, 单位为KBytes。 当RX内存可用空间大于此值时, 发送一个暂停时间为0000h的暂停包。该暂停数据包在高水位暂停数据包传输后启用。默认为8K字节的可用空间。 注: 不要超过SRAM的大小。	RW	PS8

5.11 RX/TX 流量控制寄存器 FCR (0Ah)

位	名称	描述	访问	默认值
7	TXPO	用0000h强制发送暂停数据包。 设置为发送暂停包，暂停时间字段为0000h。暂停数据包传输完成后自动清除。	RW	PS0
6	TXPF	用FFFFh强制发送暂停数据包。设置为发送暂停包，暂停时间字段为FFFFh。暂停包传输完成后自动清除。	RW	PS0
5	TXPEN	启用TX暂停包。 启用全双工模式下高/低水位阈值控制的暂停包。 1 = 启用；0 = 禁用。	RW	PS0
4	BKPA	背压模式。 该模式仅适用于半双工模式。当任何数据包到来且RX SRAM超过MAC寄存器08h的BPHW时，它会产生一个阻塞信号。 1 = 启用；0 = 禁用。	RW	PS0
3	BKPM	背压模式。 该模式仅适用于半双工模式。当一个数据包的DA匹配且RX SRAM超过MAC寄存器08h的BPHW时，它会产生一个阻塞信号。 1 = 启用；0 = 禁用。	RW	PS0
2	RXPS	RX暂停数据包状态。 当有数据包被接收时该位被清除。 1 = 接收到暂停数据包；0 = 没有接收到暂停数据包。	R/C	PS0
1	RXPCS	RX暂停包当前状态。 1 = 接收到的暂停数据包定时器向下计数中； 0 = 暂停数据包定时器值为0。	RO	PS0
0	FLCE	启用流量控制。 1 = 启用；0 = 禁用；	RW	PS0

5.12 EEPROM 和 PHY 控制寄存器 EPCR (0Bh)

位	名称	描述	访问	默认值
7:6	Reserved	保留。	RO	0
5	REEP	重加载EEPROM。 设为1将重新加载EEPROM。 操作完成后该位需要由软件清零。	RW	P0
4	WEP	写EEPROM使能。 在写EEPROM操作前，将该位写为1。 1 = 使能；0 = 禁用。	RW	P0
3	EPOS	EEPROM或PHY操作选择。 0 = 选择EEPROM；1 = 选择PHY。 <i>注：当前版本仅支持PHY，选择EEPROM尚未实现。</i>	RW	P0
2	ERPRR	EEPROM读取或PHY寄存器读取命令。 设为1读取EEPROM或PHY寄存器。	RW	P0
1	ERPRW	EEPROM写入或PHY寄存器写入命令。 设为1写入EEPROM或PHY寄存器。	RW	P0
0	ERRE	EEPROM访问状态或PHY访问状态。	RO	P0

		1 = EEPROM或PHY访问正在进行; 0 = EEPROM或PHY访问完成。		
--	--	--	--	--

5.13 EEPROM 和 PHY 地址寄存器 EPAR (0Ch)

位	名称	描述	访问	默认值
7:6	PHY_ADR	PHY地址位1和0, PHY地址位[4:2]被强制为0。 在应用中建议强制为01。	RW	P01
5:0	EROA	EEPROM字地址或PHY寄存器编号。	RW	P0

5.14 EEPROM 和 PHY 数据寄存器 EPDRL/EPDRH (EE_PHY_L:0Dh, EE_PHY_H:0Eh)

位	名称	描述	访问	默认值
7:0	EPDRL EE_PHY_L	EEPROM或PHY低字节数据。 从EEPROM或PHY读取或写入低字节数据。	RW	P0
7:0	EPDRH EE_PHY_H	EEPROM或PHY高字节数据。 从EEPROM或PHY读取或写入高字节数据。	RW	P0

5.15 唤醒控制寄存器 WCR (0Fh)

位	名称	描述	访问	默认值
7:6	Reserved	保留。	RO	0
5	LINKEN	连接状态改变唤醒事件。 使能连接状态变化事件到WOL输出引脚; 该位在软件复位后不会受到影响。 1 = 启用; 0 = 禁用。	RW	P0
4	SAMPLEEN	样本帧唤醒事件。 使能采样帧匹配事件到WOL输出引脚; 该位在软件复位后不会受到影响。 1 = 启用; 0 = 禁用。	RW	P0
3	MAGICEN	魔法包唤醒事件。 使能魔法包事件到WOL输出引脚; 该位在软件复位后不会受到影响。 1 = 启用; 0 = 禁用。	RW	P0
2	LINKST	发生连接状态改变事件。 1 = 发生连接状态改变事件; 0 = 未发生连接状态改变事件。	RO	P0
1	SAMPLEST	采样帧事件发生。 1 = 样本帧匹配事件发生; 0 = 无样本帧匹配。	RO	P0
0	MAGICST	魔法包事件发生。1 = 收到魔法包; 0 = 未收到魔法包。	RO	P0

注: CH390L 该寄存器适用于 8 位模式。

5.16 以太网 MAC 物理地址寄存器 PAR0~PAR5 (PAB0~PAB5:10h~15h)

位	名称	描述	访问	默认值
7:0	PAR5	物理地址5字节(15h)	RW	E
7:0	PAR4	物理地址4字节(14h)	RW	E
7:0	PAR3	物理地址3字节(13h)	RW	E
7:0	PAR2	物理地址2字节(12h)	RW	E

7:0	PAR1	物理地址1字节(11h)	RW	E
7:0	PAR0	物理地址0字节(10h)	RW	E

注：每个芯片已内置唯一的以太网 MAC 地址，如果 EEPROM 配置数据有效，则将替换此内置地址。

5.17 多播地址哈希表寄存器 MAR0~MAR7 (MAB0~MAB5:16h~1Dh)

位	名称	描述	访问	默认值
7:0	MAR7	多播地址哈希表字节7(1Dh)	RW	X
7:0	MAR6	多播地址哈希表字节6(1Ch)	RW	X
7:0	MAR5	多播地址哈希表字节5(1Bh)	RW	X
7:0	MAR4	多播地址哈希表字节4(1Ah)	RW	X
7:0	MAR3	多播地址哈希表字节3(19h)	RW	X
7:0	MAR2	多播地址哈希表字节2(18h)	RW	X
7:0	MAR1	多播地址哈希表字节1(17h)	RW	X
7:0	MAR0	多播地址哈希表字节0(16h)	RW	X

5.18 通用控制寄存器 GPCR (1Eh)

位	名称	描述	访问	默认值
7	Reserved	保留。	RO	PH0
6:4	GPC64	GPIO6~4的输入/输出方向控制位。 这些位被强制为"1"，引脚GPIO6~4只能输出。	RO	P111
3	GPC3	GPIO3的输入/输出方向控制位。 1 = GPIO3引脚输出模式；0 = GPIO3引脚输入模式。	RW	P0
2	GPC2	GPIO2的输入/输出方向控制位。 1 = GPIO2引脚输出模式；0 = GPIO2引脚输入模式。	RW	P0
1	GPC1	GPIO1的输入/输出方向控制位。 1 = GPIO1引脚输出模式；0 = GPIO1引脚输入模式。	RW	P0
0	Reserved	保留。	RO	P1

注：CH390L 该寄存器适用于 8 位模式，对于 16 位模式，参考寄存器 34h。

5.19 通用寄存器 GPR (1Fh)

位	名称	描述	访问	默认值
7	Reserved	保留。	RO	0
6:4	GPO	GPIO6~4 的输出数据，仅适用于 CH390L 的 8 位模式。 这些位分别输出到引脚 GPIO6~4。 注：CH390H 这些位为保留。	RW	P0
3	GPIO3	GPIO3的输出数据或输入状态。 当寄存器1EH的GPC3为1时，该值被输出到引脚GPIO3； 当寄存器1EH的GPC3为0时，该值为引脚GPIO3的状态值。	RW	P0
2	GPIO2	GPIO2的输出数据或输入状态。 当寄存器1EH的GPC2为1时，该值被输出到引脚GPIO2； 当寄存器1EH的GPC2为0时，该位为引脚GPIO2的状态值。	RW	P0
1	GPIO1	GPIO1的输出数据或输入状态。 当寄存器1EH的GPC1为1时，该值被输出到引脚GPIO1； 当寄存器1EH的GPC1为0时，该值为引脚GPIO1的状态值。	RW	P0

0	PHYPD	PHY断电控制, Sleep睡眠模式设置。 1 = 进入睡眠模式, 关闭PHY电源; 0 = 退出睡眠模式, 启动PHY电源。 睡眠模式下, 关闭PHY电源, 但保持系统时钟模块开启。 注: 如果重新启动PHY电源, 建议100us后再访问CH390。	RW	PE1
---	-------	--	----	-----

注: CH390L 该寄存器中的 GPO 和 GPIO 仅适用于 8 位模式, 对于 16 位模式, 参考寄存器 34h。

5.20 TX 内存读指针地址寄存器 TRPAL/TRPAH (22h~23h)

位	名称	描述	访问	默认值
7:0	TRPAH	TX内存读取指针地址高字节(23h)。	RO	PS0
7:0	TRPAL	TX内存读取指针地址低字节(22h)。	RO	PS0

5.21 RX 内存写指针地址寄存器 RWPAL/RWPAH (24h~25h)

位	名称	描述	访问	默认值
7:0	RWPAH	RX内存写指针地址高字节(25h)。	RO	PS, 0Ch
7:0	RWPAL	RX内存写指针地址低字节(24h)。	RO	PS, 00h

5.22 供应商 ID 寄存器 VIDL/VIDH (28h~29h)

位	名称	描述	访问	默认值
7:0	VIDH	供应商ID高字节(29h)。	RO	PE, 1Ch
7:0	VIDL	供应商ID低字节(28h)。	RO	PE, 00h

5.23 产品 ID 寄存器 PIDL/PIDH (2Ah~2Bh)

位	名称	描述	访问	默认值
7:0	PIDH	产品ID高字节(2Bh)。	RO	PE, 91h
7:0	PIDL	产品ID低字节(2Ah)。	RO	PE, 51h (H) / 50h (L)

5.24 芯片修订识别码 CHIPR (2Ch)

位	名称	描述	访问	默认值
7:0	CHIPR	芯片修订识别码。	RO	P, 2Bh (H) / 2Ah (L)

5.25 发送控制寄存器 2 TCR2 (2Dh)

位	名称	描述	访问	默认值
7	LED	LED模式。 1 = LED模式1; 0 = LED模式0。 默认为模式0, 可通过EEPROM配置。 对于CH390H, 更多配置可以参考寄存器57h。	RW	PE0
6	RLCP	重试迟来的碰撞数据包。 重新传输有延迟冲突的数据包。 1 = 启用; 0 = 禁用。	RW	P0

5:4	Reserved	保留。	RW	P0
3:0	IFGS	帧间空隙设置。 0XXX = 96位; 1000 = 64位; 1001 = 72位; 1010 = 80位; 1011 = 88位; 1100 = 96位; 1101 = 104位; 1110 = 112位; 1111 = 120位。	RW	P00

5.26 早期传输控制/状态寄存器(L) ETXCSR (30h)

位	名称	描述	访问	默认值															
7	ETE	早期传输启用。 1 = 启用位[2:0]; 0 = 禁用。	RW	PS0															
6	Reserved	保留。	RO	PS0															
5	Reserved	保留。	RO	PS0															
4:2	Reserved	保留。	RO	000															
1:0	ETT	早期传输阈值。 当写入 TX FIFO 的数据达到字节数阈值时, 开始发送。	RW	PS0															
		<table border="1"> <thead> <tr> <th>位 1</th> <th>位 0</th> <th>阈值</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>12.5%</td> </tr> <tr> <td>0</td> <td>1</td> <td>25%</td> </tr> <tr> <td>1</td> <td>0</td> <td>50%</td> </tr> <tr> <td>1</td> <td>1</td> <td>75%</td> </tr> </tbody> </table>			位 1	位 0	阈值	0	0	12.5%	0	1	25%	1	0	50%	1	1	75%
		位 1			位 0	阈值													
		0			0	12.5%													
		0			1	25%													
1	0	50%																	
1	1	75%																	

5.27 自动传输控制寄存器(H) ATCR (30h)

位	名称	描述	访问	默认值
7	AUTO_TX	自动传输控制。 1 = 启用自动传输。当TX缓冲区结束时自动传输。 0 = 禁用自动传输。如果需要发送数据包, 可将MAC寄存器02h位0设置为1。	RW	PS0
6:2	Reserved	保留。	RO	P00
1:0	Reserved	保留。	RW	PS0

5.28 发送校验和控制寄存器 TCSCR (31h)

位	名称	描述	访问	默认值
7:5	Reserved	保留。	RO	0
4	IPv6TCPCSE	IPv6 TCP校验和生成。 1 = 启用; 0 = 禁用。	RW	PS0
3	IPv6UDPCSE	IPv6 UDP校验和生成。 1 = 启用; 0 = 禁用。	RW	PS0
2	UDPCSE	UDP校验和生成。 1 = 启用; 0 = 禁用。	RW	PS0
1	TCPCSE	TCP校验和生成。 1 = 启用; 0 = 禁用。	RW	PS0
0	IPCSE	IP校验和生成。 1 = 启用; 0 = 禁用。	RW	PS0

5.29 接收校验和状态寄存器 RCGSR (32h)

位	名称	描述	访问	默认值
7	UDPS	UDP校验和状态。 1 = 校验失败; 0 = 没有UDP校验错误。	RO	PS0
6	TCPS	TCP校验和状态。 1 = 校验失败; 0 = 没有TCP校验错误。	RO	PS0
5	IPS	IP校验和状态 1 = 校验失败; 0 = 没有IP校验错误。	RO	PS0
4	UDPP	当前接收到的UDP数据包。 1 = UDP数据包; 0 = 无UDP数据包。	RO	PS0
3	TCPP	当前接收到的TCP数据包。 1 = TCP数据包; 0 = 无TCP数据包。	RO	PS0
2	IPP	当前接收到的IP数据包。 1 = IP数据包; 0 = 无IP数据包。	RO	PS0
1	RCSEN	启用接收校验和功能。 当设置时, 校验和状态(位7~2)将分别存储在RX数据包状态头的第一个字节的7:2位。 1 = 启用; 0 = 禁用。	RW	PS0
0	DCSE	丢弃校验和错误数据包。 当设置时, 如果IPv4 TCP/UDP校验和字段有错误, 该数据包会被丢弃。 1 = 启用; 0 = 禁用。	RW	PS0

5.30 MII PHY 地址寄存器 MPAR (33h)

位	名称	描述	访问	默认值
7	ADR_EN	重新定义PHY地址使能。 1 = 使能; 0 = 禁用。	RW	HPS0
6:5	Reserved	保留。	RO	HPS0
4:0	EPHYADR	重新定义PHY地址位4~0。	RW	HPS01

5.31 LED 引脚控制寄存器(L) LEDCR (34h)

位	名称	描述	访问	默认值
7:2	Reserved	保留。	RO	PS0
1	GPIO	LED引脚在16位模式下作为通用信号。 1 = 引脚38/39 (LED2ACT/LED1SPD) 作为通用引脚, 分别由寄存器1Eh位2/1和1Fh位2/1控制; 0 = 禁用。	RW	P0
0	MI I	LED引脚在16位模式下作为SMI信号。 1 = 引脚38/39 (LED2ACT/LED1SPD) 作为MI I管理接口信号。在该模式下, LED1SPD作为数据信号MDIO, LED2ACT作为时钟信号MDC, 这两个引脚由寄存器0Bh、0Ch和0Dh控制; 0 = 禁用。	RW	P0

5.32 SPI 总线控制寄存器(H) SBCR (38h)

位	名称	描述	访问	默认值
7:5	Reserved	保留。	RO	P0
4:3	Reserved	保留。	RO	P00
2	SCS_SPIKE	清除SPI接口SCS引脚的信号毛刺。 1 = 清除约2ns的SPI接口SCS信号毛刺。	RW	PE1
1:0	Reserved	保留。	RO	P00

5.33 INT 引脚控制寄存器 INTCR (39h)

位	名称	描述	访问	默认值
7:2	Reserved	保留。	RO	PS0
1	INT_TYPE	INT引脚输出类型控制。 1 = INT开漏输出；0 = INT推挽输出。	RW	PET0
0	INT_POL	INT引脚极性控制。 1 = 低电平有效；0 = 高电平有效。	RW	PET0

5.34 SPI 字节对齐错误计数器寄存器(H) ALNCR (4Ah)

位	名称	描述	访问	默认值
7:0	ALN_ERR	SPI时钟字节对齐错误计数器。 在SCS结束时，用于计数SCK的字节对其错误计数器。 最大值为255，写入任意值清零。	RO	P00

5.35 系统时钟开启控制寄存器 SCCR (50h)

位	名称	描述	访问	默认值
7:1	Reserved	保留。	RO	0
0	DIS_CLK	停止内部系统时钟，Stop停机模式设置。 1 = 进入停机模式，系统时钟关闭，内部PHY断电； 0 = 非停机模式，系统时钟开启。参考寄存器51h。	W	P0

5.36 恢复系统时钟控制寄存器 RSCCR (51h)

当 INDEX 端口设置为 51h 时，将退出停机模式，并开启内部系统时钟，建议 2ms 后再访问 CH390。

5.37 RX 数据包长度控制寄存器 RLENCR (52h)

位	名称	描述	访问	默认值
7	RXLEN	RX数据包长度滤波器。 1 = 启用校验RX数据包长度； 0 = 不校验RX数据包长度。	RW	PS0
6:5	Reserved	保留。	RO	P00
4:0	MAXRXLEN	允许的最大RX数据包长度(单位：64字节) 如果数据长度超过这个计数，RX数据包将被丢弃。 注：所有位都是0表示没有长度限制。	RW	PS0

5.38 RX 广播控制寄存器 BCASTCR (53h)

位	名称	描述	访问	默认值
7:6	BC_EN	新RX广播包控制模式。 0X = 由MAC寄存器16h~1Dh控制广播数据包; 10 = 不接收广播数据包; 11 = 启用广播数据包长度滤波器。	RW	PS0
5	Reserved	保留。	RO	P0
4:0	MAXBCLEN	允许的最大RX广播数据包长度(单位: 64字节) 如果数据长度超过这个计数, RX数据包被丢弃。 注: 所有位都是0表示没有长度限制。	RW	PS0

5.39 INT 引脚时钟输出控制寄存器(H) INTCKCR (54h)

位	名称	描述	访问	默认值
7	INT_CTL	选择INT引脚的控制方式。 1 = 在此寄存器中使能INT引脚; 0 = INT引脚由MAC寄存器39h控制。	RW	PS0
6	CK_UNIT	选择时钟输出占空比宽度单位。 1 = 2.6ms; 0 = 81.92us。	RW	PS0
5	Reserved	保留。	RO	P0
4:0	DUTY_LEN	时钟输出占空比宽度。 注: 所有位都是0表示INT引脚由寄存器39h控制。	RW	PS0

5.40 内存指针控制寄存器 MPTRCR (55h)

位	名称	描述	访问	默认值
7:2	Reserved	保留。	RO	P00
1	RST_TX	重置TX内存指针。 1 = 复位TX写/读内存地址, 1us后自动清除。	RW	PS0
0	RST_RX	重置RX内存指针。 1 = 复位RX写/读内存地址, 1us后自动清除。	RW	PS0

5.41 扩展 LED 控制寄存器(H) MLEDCR (57h)

位	名称	描述	访问	默认值
7	LED_MOD3	新LED模式。 1 = 位2:0设置LED类型; 0 = 旧LED模式0或1功能, 参考寄存器2Dh。	RW	P0
6:3	Reserved	保留。	RO	P00
2	LED_POL	反转LED极性。 1 = 高电平有效; 0 = 低电平有效。	RW	P0
1:0	LED_TYPE	LED类型。 注: 参考下表。	RW	P00

LED类型	LED2ACT	LED1SPD	LED3 (16脚)
00	连接	数据传输	全双工

01	连接和数据传输	速度100M	全双工
10	数据传输	速度100M	速度10M
11	连接	数据传输100M	数据传输10M

5.42 无地址递增内存数据预取读命令寄存器 MRCMDX (70h(H)/F0h(L))

位	名称	描述	访问	默认值
7:0	MRCMDX	内存读取命令。 从RX SRAM中读取数据。执行该命令后，内部SRAM的读取指针不变。CH390开始预取SRAM的数据到内部数据缓冲区。	RO	X

5.43 无数据预取和地址递增内存读命令寄存器 MRCMDX1 (71h(H)/F1h(L))

位	名称	描述	访问	默认值
7:0	MRCMDX1	内存读取命令。 从RX存储器读取数据。执行该命令后，RX存储器的读取指针不变。CH390不预取内存数据。	RO	X

5.44 地址递增的内存数据读命令寄存器 MRCMD (72h(H)/F2h(L))

位	名称	描述	访问	默认值
7:0	MRCMD	内存读取命令。 从RX SRAM中读取数据。执行该命令后，对于CH390H和8位模式的CH390L，读取指针加1，对于16位模式的CH390L，读取指针加2。	RO	X

5.45 内存数据读地址寄存器 MRRL/MRRH (74h~75h(H)/F4h~F5h(L))

位	名称	描述	访问	默认值
7:0	MDRAH	内存数据读取地址高字节。 当IMR寄存器位7 = 1时，被设置为0Ch。(75h)	RW	PS0
7:0	MDRAL	内存数据读取地址低字节。(74h)	RW	PS0

5.46 无地址递增的内存数据写命令寄存器 MWCMDX (76h(H)/F6h(L))

位	名称	描述	访问	默认值
7:0	MWCMDX	向TX存储器写入数据。 执行该命令后，写入指针不变。	WO	X

5.47 地址递增的内存数据写命令寄存器 MWCMD (78h(H)/F8h(L))

位	名称	描述	访问	默认值
7:0	MWCMD	向TX SRAM写入数据。 执行该命令后，对于CH390H和8位模式的CH390L，写入指针加1；对于16位模式的CH390L，写入指针加2。	WO	X

5.48 内存数据写地址寄存器 MWRL/MWRH (7Ah~7Bh (H)/FAh~FBh (L))

位	名称	描述	访问	默认值
7:0	MDWAH	内存数据写入地址高字节。(7Bh)	RW	PS0
7:0	MDWAL	内存数据写入地址低字节。(7Ah)	RW	PS0

5.49 TX 数据包长度寄存器 TXPLL/TXPLH (7Ch~7Dh (H)/FCh~FDh (L))

位	名称	描述	访问	默认值
7:0	TXPLH	TX数据包长度高字节。(7Dh)	RW	X
7:0	TXPLL	TX数据包长度低字节。(7Ch)	RW	X

5.50 中断状态寄存器 ISR (7Eh (H)/FEh (L))

位	名称	描述	访问	默认值
7	IOMODE	0 = 16位模式; 1 = 8位模式。 注: CH390H该位保留。	RO	T0
6	Reserved	保留。	RO	R0
5	LNKCHG	连接状态改变。 1 = 是; 0 = 否。	RW/C1	PS0
4	UDRUN	传输不足。 1 = 是; 0 = 否。 注: CH390H该位保留。	RW/C1	PS0
3	R00	接收溢出计数器溢出。 1 = 是; 0 = 否。	RW/C1	PS0
2	R0S	接收溢出。 1 = 是; 0 = 否。	RW/C1	PS0
1	PT	数据包发送完成。 1 = 是; 0 = 否。	RW/C1	PS0
0	PR	接收到数据包。 1 = 是; 0 = 否。	RW/C1	PS0

5.51 中断屏蔽寄存器 IMR (7Fh (H)/FFh (L))

位	名称	描述	访问	默认值
7	PAR	指针自动返回模式。 启用TX/RX存储器读/写指针, 当指针超过TX/RX存储器大小时, 自动返回起始地址。当该位被设置时, 如果RX内存大小为13K字节, MAC寄存器75h被自动设置为0Ch。 1 = 启用; 0 = 禁用。	RW	PS0
6	Reserved	保留。	RO	R0
5	LNKCHGI	启用链路状态变化中断。 1 = 启用; 0 = 禁用。	RW	PS0
4	UDRUNI	启用传输不足中断。 1 = 启用; 0 = 禁用。 注: CH390H该位保留。	RW	PS0
3	R00I	启用接收溢出计数器溢出中断。 1 = 启用; 0 = 禁用。	RW	PS0

2	ROI	启用接收溢出中断。 1 = 启用; 0 = 禁用。	RW	PS0
1	PTI	启用数据包传输中断。 1 = 启用; 0 = 禁用。	RW	PS0
0	PRI	启用数据包接收中断。 1 = 启用; 0 = 禁用。	RW	PS0

6、EEPROM 数据格式

此表中的“字”指两个字节，16位数据。

名称	字	偏移	描述
MAC地址	0	0~5	6字节的以太网MAC地址，要求全球唯一。
自动加载控制	3	6~7	位1:0 = 01: 更新供应商ID和产品ID; 位3:2 = 01: 加载字6 [4:0]的配置; 位5:4 = 00: 保留, 建议设置为00; 位7:6 = 01: 保留, 建议设置为01; 位9:8 = 00: 保留, 建议设置为00; 位11:10 = 01: 加载字7 [7]的配置; 位13:12 = 00: 保留, 建议设置为00; 位15:14 = 00: 保留, 建议设置为00。
供应商ID	4	8~9	2字节供应商ID (默认: 1C00h)。
产品ID	5	10~11	2字节产品ID (默认: 9151h(H)/9150h(L))。
引脚控制	6	12~13	CH390H: 当字3位[3:2] = 01时, 这些位控制INT引脚的极性; 位2:0: 保留; 位3: 置1则INT引脚低电平有效, 默认0, INT为高电平有效; 位4: 置1则INT引脚为开漏输出, 默认0, INT为推挽输出; 位15:5: 保留。
			CH390L: 当字3位[3:2] = 01时, 这些位控制CS、WRB、RDB和INT引脚的极性。 位0: 置0则CS引脚高电平有效, 默认1, CS为低电平有效; 位1: 置0则RDB引脚高电平有效, 默认1, RDB为低电平有效; 位2: 置0则WRB引脚高电平有效, 默认1, WRB为低电平有效; 位3: 置1则INT引脚低电平有效, 默认0, INT为高电平有效; 位4: 置1则INT引脚为开漏输出, 默认0, INT为推挽输出; 位15:5: 保留。
唤醒模式控制	7	14~15	CH390H, 除了位7, 其它位始终加载: 位0: 置1则WOL引脚低电平有效, 默认0, WOL为高电平有效; 位1: 置1则WOL引脚输出为脉冲模式, 默认0, WOL为电平模式; 位2: 置1则启用魔法唤醒事件, 默认0禁用; 位3: 置1则启用连接变化唤醒事件, 默认0禁用; 位6:4: 保留, 默认0。 位7: 置1则选择LED模式1, 默认0选择LED模式0; 位15:8: 保留, 默认0。
			CH390L, 除了位7, 其它位始终加载: 位0: 置1则WOL引脚低电平有效, 默认0, WOL为高电平有效; 位1: 置1则WOL引脚输出为脉冲模式, 默认0, WOL为电平模式; 位2: 置1则启用魔法唤醒事件, 默认0禁用; 位3: 置1则启用连接变化唤醒事件, 默认0禁用; 位6:4: 保留, 默认0。 位7: 置1则选择LED模式1, 默认0选择LED模式0; 位11:8: 保留, 默认0。 位13:12: 对于16位模式的CH390L, 置为10则LED2ACT作为WOL引脚。 位15:14: 保留, 默认0。

7、PHY 寄存器

表 7-1 PHY 寄存器描述

寄存器名称	地址	默认值
Control register	0x00	3100h
Status register	0x01	7849h
PHY Identifier	0x02~0x03	7311h/2411h
Auto-Negotiation Advertisement	0x04	01E1h
Auto-Negotiation Link Partner Ability	0x05	0000h
Auto-Negotiation Expansion	0x06	0004h

注：1. 上述寄存器请参考 IEEE 802.3 规范和《CH182DS2》手册；

2. 扩展寄存器请参考《CH182DS2》手册。

8、功能说明

8.1 SPI 串行接口

CH390H 支持从模式的 SPI 接口，一个外部 SPI 主机（来自微控制器 MCU 或 CPU）提供串行时钟 SCK、片选 SCS 和串行输入数据 MOSI，串行输出数据 MISO 由 CH390 驱动。MOSI 为 SPI 主机输出，在 SCK 下降沿变化，在 SCK 上升沿由 CH390 的 SDI 引脚采样。MISO 由 CH390 的 SDO 引脚驱动，在 SCK 下降沿变化，在 SCK 上升沿由 SPI 主机采样。

一次 SPI 操作于 SCS 下降沿启动，于 SCS 上升沿停止，每个 SCK 周期对应一个数据位，传输时高位在前，每 8 个数据位组成一个字节。当 SPI 处于空闲状态（即 SCS 为高电平）时，对于 SPI 模式 0，SCK 保持低电平；对于 SPI 模式 3，SCK 保持高电平。

SPI 命令格式：

SPI	命令段 (MOSI 引脚)		数据段 (MOSI 引脚)
	字节0 [7:0]		字节1
	操作码	寄存器地址	寄存器数据
寄存器写入	1	A6~A0	D7~D0

SPI	命令段 (MOSI 引脚)		数据段 (MISO 引脚)
	字节0 [7:0]		字节1
	操作码	寄存器地址	寄存器数据
寄存器读取	0	A6~A0	D7~D0
存储器假读	0	1110000	D7~D0

SPI	命令段 (MOSI 引脚)		数据段 (MISO 引脚)
	字节0 [7:0]		字节1~N
	操作码	寄存器地址	存储器数据
没有预取的寄存器假读	0	1110001	(D7~D0)*N

注 1：N 是 1~4。

SPI	命令段 (MOSI 引脚)		数据段 (MOSI 引脚)
	字节0 [7:0]		字节1~N
	操作码	寄存器地址	存储器数据
存储器写入	1	1111000	(D7~D0)*N

SPI	命令段 (MOSI 引脚)		数据段 (MISO 引脚)
	字节0 [7:0]		字节1~N
	操作码	寄存器地址	存储器数据
存储器读取	0	1110010	(D7~D0)*N

SPI	命令段 (MOSI 引脚)		数据段 (MOSI 引脚)
	字节0		字节1~N
	操作码	寄存器地址	传输长度和分组数据
自动传输	1	1111100	(D7~D0)*N

注 2: 字节 1: n 个字节的传输长度位 7~0;

字节 2: FDh ;

字节 3: n 个字节的传输长度位 15~8;

字节 4: $F8h$;

字节 5~ $n+4$: 5~ $n+4$: n 个字节传输数据。

注 3: 只有当寄存器 30h 位 7 被设置时, 才能使用该命令串。

8.2 并行接口

CH390L 支持 16 位或者 8 位的被动并行总线接口, 通过片选 CS 来选择访问 CH390L。CS 引脚默认为低电平有效, 可以通过 EEPROM 配置重新定义。通过主机接口可以访问两个端口, 一个是 INDEX 地址索引端口, 另一个是 DATA 数据端口。引脚 CMD = 0 时, 选择 INDEX 端口, CMD = 1 时, 选择 DATA 端口。INDEX 端口的内容是 DATA 端口的寄存器地址。在访问任何寄存器之前, 该寄存器的地址必须保存在 INDEX 端口中。

8.3 直接内存访问控制

CH390 提供 DMA 功能以简化对内部存储器的访问。在写入内部存储器的起始地址后, 发出一个假的读/写命令, 可将当前数据加载到内部数据缓冲区, 通过读/写命令寄存器即可访问内部存储器的目标位置。每次读写操作后, 内存地址将根据当前数据位宽 (8 位或 16 位) 自动增加, 下一个位置的数据将被自动加载到内部数据缓冲区。需要注意的是, 在一个操作序列中, 第一次访问的数据 (假的读/写命令) 应该被忽略, 因为该数据是上一次读/写命令的内容。

内部存储器的大小为 16K 字节。起始的 3K 字节为数据包发送缓冲区。其他 13K 字节为接收数据包缓冲区。因此当 IMR 的位 7 被置位时, 如果在写操作中到达了地址的末端 (即 3K), 内存地址将返回 0 位置。同样, 当 IMR 的位 7 被置位时, 如果在读操作中到达了地址的末端 (即 16K), 内存地址将返回到 0C00h 位置。

8.4 数据包发送

发送缓冲区中可以同时存储两个数据包, 索引为 A 和 B。它们的状态可分别从 TSRA 和 TSRB 寄存器中读取。CRC 和 PAD 附加数据可以由 TCR 寄存器控制。

系统复位后, 发送起始地址为 0, 数据包索引为 A。发送数据包时, 首先通过写指令寄存器 MDWCMD 将数据写入发送缓冲区, 然后将字节数写入 TXPLL 和 TXPLH 寄存器, 最后将 TCR 寄存器位 0 置 1 开启数据包发送。在数据包 A 发送结束之前, 可以将下一个 (索引 B) 数据包的数据写入发送缓冲区。在数据包 A 的传输完成后, 将数据包 B 的长度写入 TXPLL 和 TXPLH 寄存器, 并置位 TCR 寄存器即可发送数据包 B。后续数据包以 A, B, A, B... 交替的顺序以同样的方式发送。

8.5 数据包接收

接收缓冲区是一个环形缓冲区。系统复位后, 接收缓冲区的起始地址为 0C00h。每个数据包包含 4 字节的帧头, 数据域, 以及 CRC。4 字节帧头的格式为: 01h, 状态, 数据长度低字节, 数据长度高字节。

8.6 远程包唤醒

如果使用唤醒帧功能则首先需要配置相关寄存器（表 8-1），将唤醒帧配置模板依次通过 EEPROM 和 PHY 控制寄存器写入，参考 EEPROM 和 PHY 控制寄存器 EPCR、EEPROM 和 PHY 地址寄存器 EPAR、EEPROM 和 PHY 数据寄存器 EPDRL/EPDRH。

MCU 使能自己的中断唤醒功能，在 MCU 睡眠之前将网络控制寄存器 NCR 的 MACPD 读出取反再写入，此时 MAC 将不再接收新的数据包，当接收到唤醒帧或者魔法包后，WOL 引脚产生中断唤醒 MCU。

如果再次使用中断唤醒功能，在 MCU 睡眠之前将网络控制寄存器 NCR 的 MACPD 读出取反再写入，此时 MAC 将不再接收新的数据包，当接收到唤醒帧或者魔法包后，WOL 引脚产生中断唤醒 MCU。

表 8-1 远程唤醒帧过滤寄存器组的结构

过滤寄存器 0	字节屏蔽寄存器 0							
过滤寄存器 1	字节屏蔽寄存器 1							
过滤寄存器 2	字节屏蔽寄存器 2							
过滤寄存器 3	字节屏蔽寄存器 3							
过滤寄存器 4	保留	命令 3	保留	命令 2	保留	命令 1	保留	命令 0
过滤寄存器 5	偏移 3		偏移 2		偏移 1		偏移 0	
过滤寄存器 6	过滤器 1				过滤器 0			
过滤寄存器 7	过滤器 3				过滤器 2			

由上表可以看出，字节屏蔽寄存器、命令、偏移、过滤器这四个域共同作用能确定一个帧是否是远程唤醒帧，实际上可以设置四种不同的满足要求的帧。4 位命令域的最高位表示对什么样的帧起作用，1 为只对多播地址有效，0 为只对单播地址有效；命令域的第 2 位和第 1 位保留，第 0 位为使能位，置高表示启用这组过滤器；偏移域表示从帧头开始偏移多少个字节开始计算 CRC16 的值，最小填 12，实际生效的值为此域的值加一，如若偏移域为 1，则为从开头第 13 个字节开始计算 CRC16 的值，即刚好为网络层的第一个字节开始。32 位字节屏蔽表示从偏移域定义的开头开始的 31 个字节，哪些需要参与 CRC16 的计算，字节屏蔽寄存器的最高位必须为 0，最多有 31 个字节全部参与计算。而过滤器域则存放了用户期望计算出的 CRC 结果的值，MAC 会将自己计算出的 CRC16 的值与这个域之中的值进行比对，如果一致，则当前帧通过远程唤醒帧过滤器的过滤，被 MAC 认定为（远程）唤醒帧。

9、电气特性

9.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

表 9-1 绝对最大值参数表

符号	参数	最小值	典型值	最大值	单位
AVDD33	电源电压	-0.4	3.3	4.0	V
VDDIO	接口I/O引脚电源电压	-0.4	2.5或3.3	4.0	V
V _{I0}	控制接口引脚上的电压（VIO电源）	-0.4		VIO+0.4	V
V _{I0X}	以太网引脚上的电压（AVDD33电源）	-0.4		AVDD33+0.4	V
T _A	环境温度	-40		+85	°C
T _s	储存温度范围	-65		+150	°C

9.2 供电电流特性

表 9-2 电流消耗表（AVDD33 = 3.3V, VIO = 3.3V, T_A = 25°C）

符号	参数	条件	典型值		单位
			390H	390L	
I _{DD}	100BASE-TX	传输状态	57	58	mA
		空闲状态	57	57	
	10BASE-T	传输状态	54	55	mA
		空闲状态	26	26	
	Sleep睡眠模式	PHY电源关闭, 系统时钟开启	5.4	5.6	mA
	Stop停机模式	PHY电源关闭, 系统时钟关闭	0.2	0.2	

9.3 工作电压与直流特性

表 9-3 直流电特性参数表（AVDD33 = 3.3V, VIO = 3.3V, T_A = 25°C）

符号	参数	条件	最小值	典型值	最大值	单位
AVDD33	电源电压	AVDD33引脚	3.2	3.3	3.45	V
VDDIO	接口I/O引脚电源电压	VDDIO引脚	2.3	3.3	3.5	V
V _{IL}	输入低电压		0	-	0.8	V
V _{IH}	输入高电压		2.0	-	VIO	V
I _{IL}	输入低漏电电流	输入电压0V	-5		5	uA
I _{IH}	输入高漏电电流	输入电压VIO	-5		5	uA
V _{OL}	输出低电压	IOL = 8mA	-	-	0.4	V
V _{OH}	输出高电压	IOH = -8mA	VIO-0.4	-	-	V
R _{pu}	内置上拉电阻的阻值		35	60	100	KΩ
R _{pd}	内置下拉电阻的阻值		35	60	100	KΩ
V _{ICM}	RX+/RX-共模输入电压	100Ω输入阻抗	-	1.65	-	V
V _{TD100}	100TX+/-差分输出电压	峰值到峰值		2.0		V
V _{TD10}	10TX+/-差分输出电压	峰值到峰值		4.6		V
V _{LVR}	电源低压复位的电压门限		2.6	2.9	3.1	V

9.4 交流电气特性和时序

9.4.1 SPI 时序

图 9-1 SPI M0 模式时序图

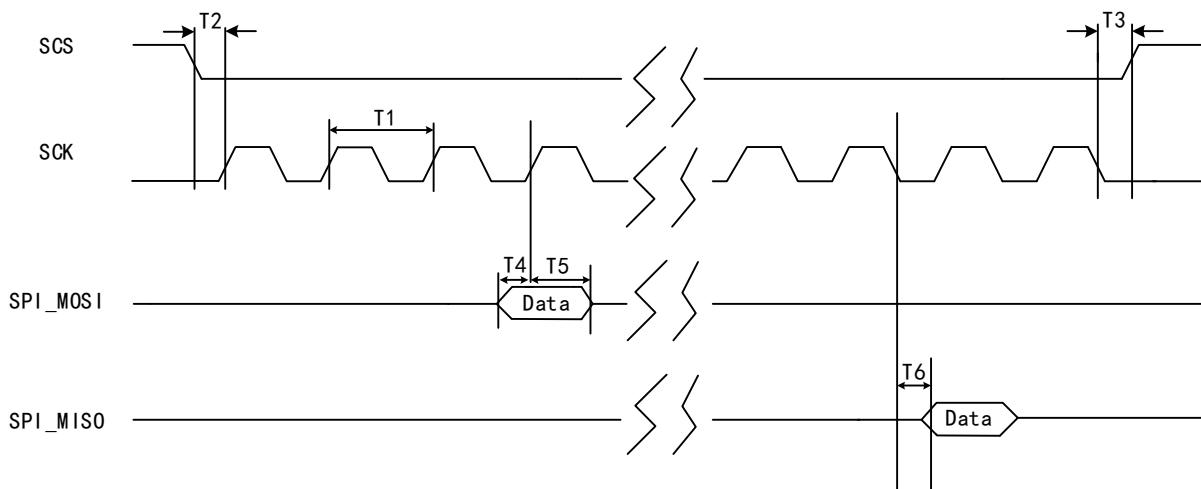


表 9-4 SPI M0 模式参数表 (AVDD33 = 3.3V, VIO = 3.3V, T_A = 25°C)

符号	参数	最小值	典型值	最大值	单位
T1	SCK频率	-	40	50	MHz
T2	SCS转为低电平至SCK转为高电平	8	-	-	ns
T3	SCK走低至SCS走高	8	-	-	ns
T4	MOSI从SCK高电平开始的建立时间	3	-	-	ns
T5	在SCK变为高电平后的MOSI保持时间	2	-	-	ns
T6	MISO在SCK变为低电平后的输出延迟	2	-	7	ns

图 9-2 SPI M3 模式时序图

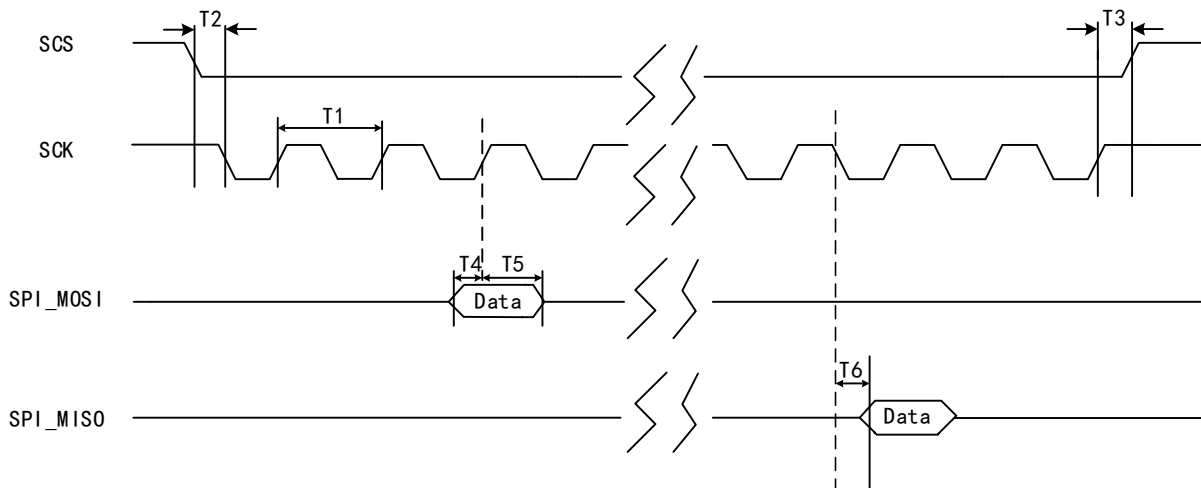


表 9-5 SPI M3 模式参数表 (AVDD33 = 3.3V, VIO = 3.3V, T_A = 25°C)

符号	参数	最小值	典型值	最大值	单位
T1	SCK频率	-	40	50	MHz
T2	SCS低电平至SCK低电平	0	-	-	ns
T3	SCK转为高电平至SCS转为高电平	0	-	-	ns
T4	MOSI从SCK高电平开始的建立时间	3	-	-	ns
T5	在SCK变为高电平后MOSI保持时间	2	-	-	ns

T6	MISO在SCK变为低电平后的输出延迟	2	-	7	ns
----	---------------------	---	---	---	----

9.4.2 振荡器/晶振时序

表 9-6 振荡器/晶振时序参数表

符号	参数	条件	最小值	典型值	最大值	单位
TCKF	晶体频率	建议20ppm	24.9995	25	25.0005	MHz
TPWH	OSC脉冲宽度高	-	15	20	25	ns
TPWL	OSC脉冲宽度低	-	15	20	25	ns

注：CH390 的 X1 和 X0 引脚已分别内置负载电容 12pF 的外部晶体所需的两个振荡电容，外部只需要晶体。如果另选负载电容 20pF 的外部晶体，那么 X1 和 X0 需要分别对地额外加 15pF 的振荡电容。

9.4.3 上电复位时序

图 9-3 上电时序图

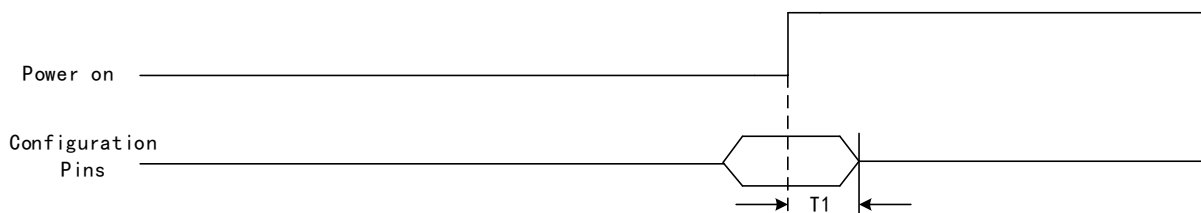


表 9-7-1 上电时序参数表

符号	参数	最小值	典型值	最大值	单位
T1	电源上电复位后配置引脚保持时间	17	-		ms

图 9-4 复位时序图

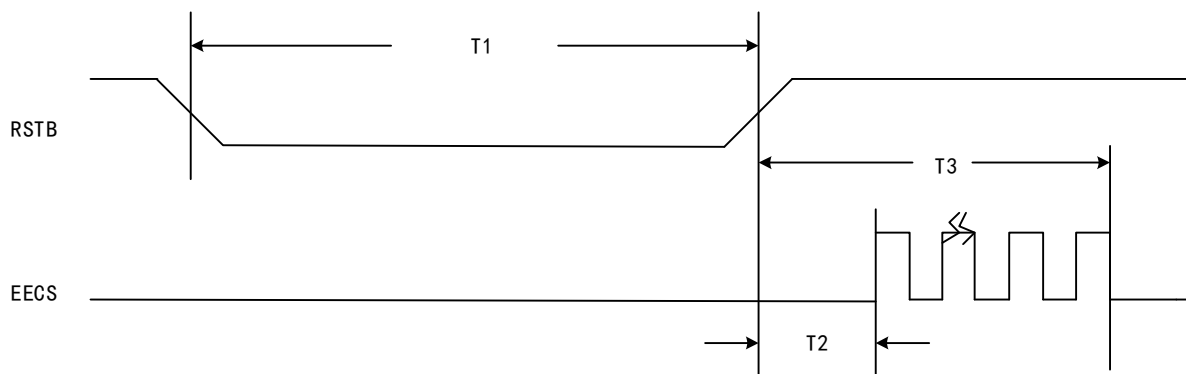


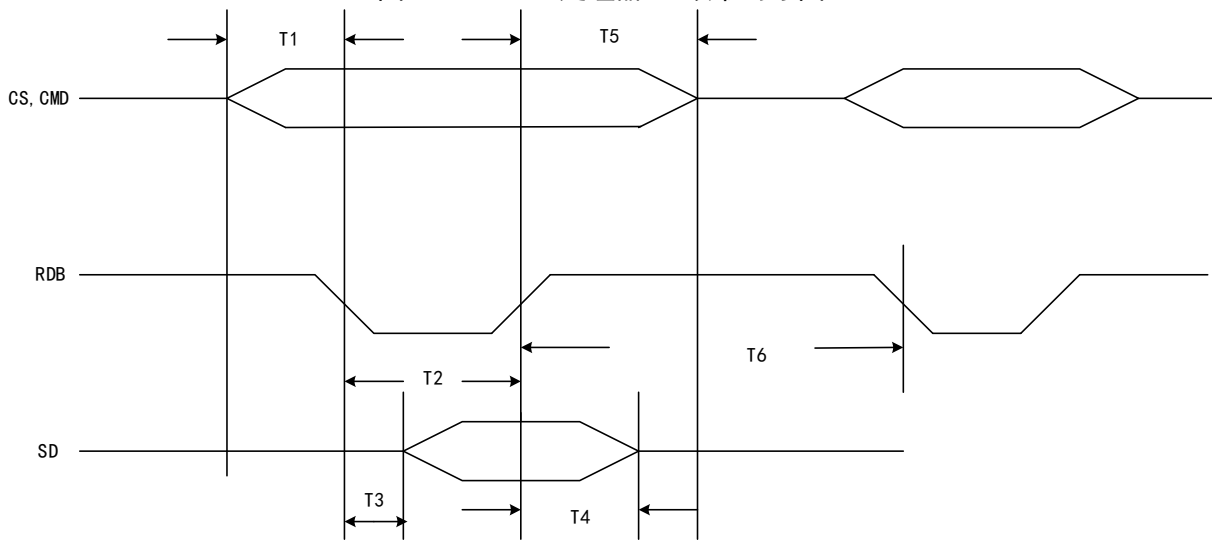
表 9-7-2 复位时序参数表

符号	参数	最小值	典型值	最大值	单位
T1	RSTB低电平周期	1	-	-	ms
T2POR	电源上电复位至EECS高电平	-	22	25	ms
T2	RSTB高电平至EECS高电平	1	-	4	ms
T3	RSTB高电平至EECS连续操作结束	1	-	4	ms

注：电源上电复位后约 22ms，CH390 从 EEPROM 中加载配置值并完成初始化；
RSTB 引脚复位后约 2ms，CH390 从 EEPROM 中加载配置值并完成初始化；
建议外部 MCU 主机或处理器在电源上电复位 25ms 之后、RSTB 引脚复位 4ms 之后再访问 CH390。

9.4.4 CH390L 处理器并口 I/O 读取时序

图 9-5 CH390L 处理器 I/O 读取时序图

表 9-8 CH390L 处理器并口 I/O 读取时序参数表 (AVDD33 = 3.3V, VIO = 3.3V, $T_A = 25^\circ\text{C}$)

符号	参数	最小值	典型值	最大值	单位
T1	CS, CMD有效至RDB有效	0			ns
T2	RDB宽度	20			ns
T3	系统数据(SD)延迟时间	2		18	ns
T4	RDB无效至系统数据(SD)无效	2			ns
T5	RDB无效至CS, CMD无效	0			ns
T6	当读取CH390L寄存器时RDB无效到下一个IRDB/WRB有效	15			ns
T2+T6	当用F0h寄存器读取CH390L存储器时RDB有效到下一个RDB/WRB有效	30			ns
T2+T6	当用F2h寄存器读取CH390L存储器时RDB有效到下一个RDB/WRB有效	30			ns

9.4.5 CH390L 处理器并口 I/O 写时序

图 9-6 CH390L 处理器 I/O 写时序图

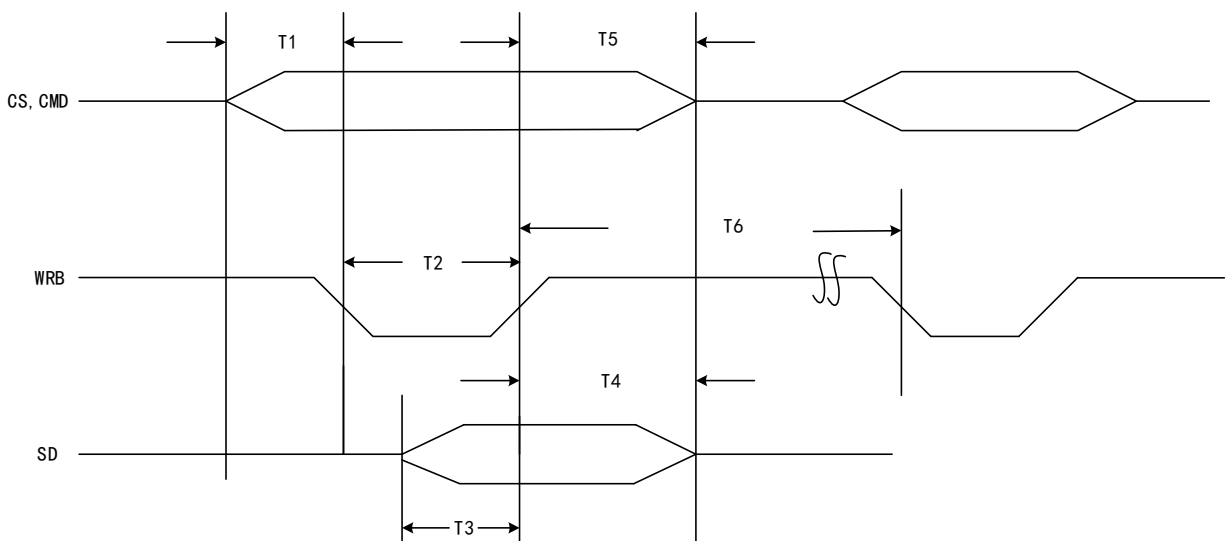


表 9-9 CH390L 处理器 IO 写时序参数表 (AVDD33 = 3.3V, VIO = 3.3V, T_A = 25°C)

符号	参数	最小值	典型值	最大值	单位
T1	CS, CMD有效至WRB有效	0			ns
T2	WRB宽度	12			ns
T3	系统数据 (SD) 建立时间	8			ns
T4	系统数据 (SD) 保持时间	3			ns
T5	WRB无效至CS, CMD无效	0			ns
T6	当写入CH390L数据端口/INDEX时WRB无效到下一个WRB/RDB有效	20			ns
T2+T6	当写入CH390L存储器时WRB有效到下一个WRB/RDB有效	20			ns

9.4.6 LED 传输时间

表 9-10 LED 传输时间参数表

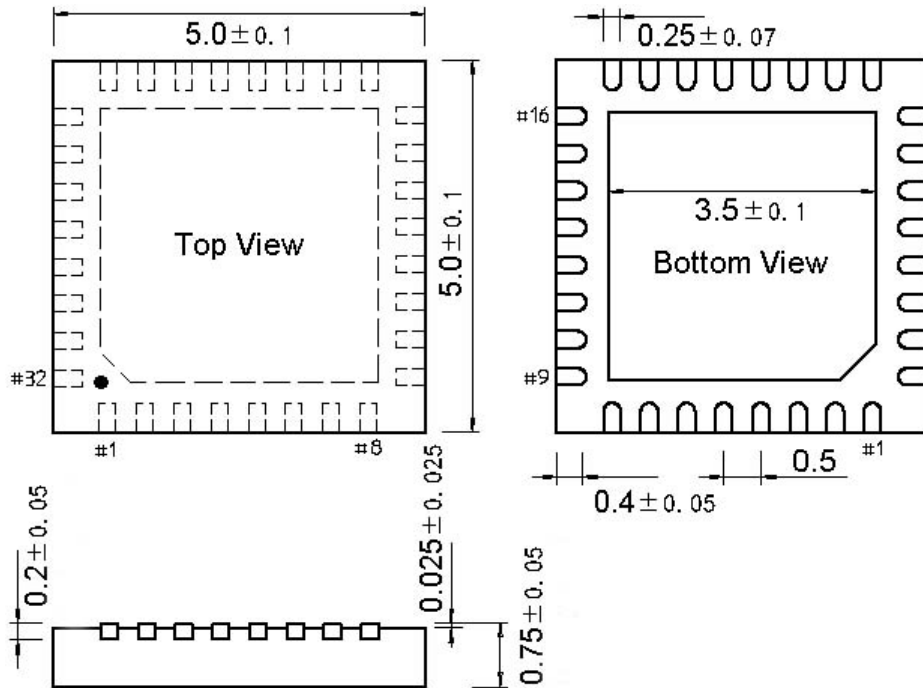
符号	参数	最小值	典型值	最大值	单位
T1	传输时LED开时间	-	16	-	ms
T2	传输时LED关时间	128	-	-	ms

10、封装

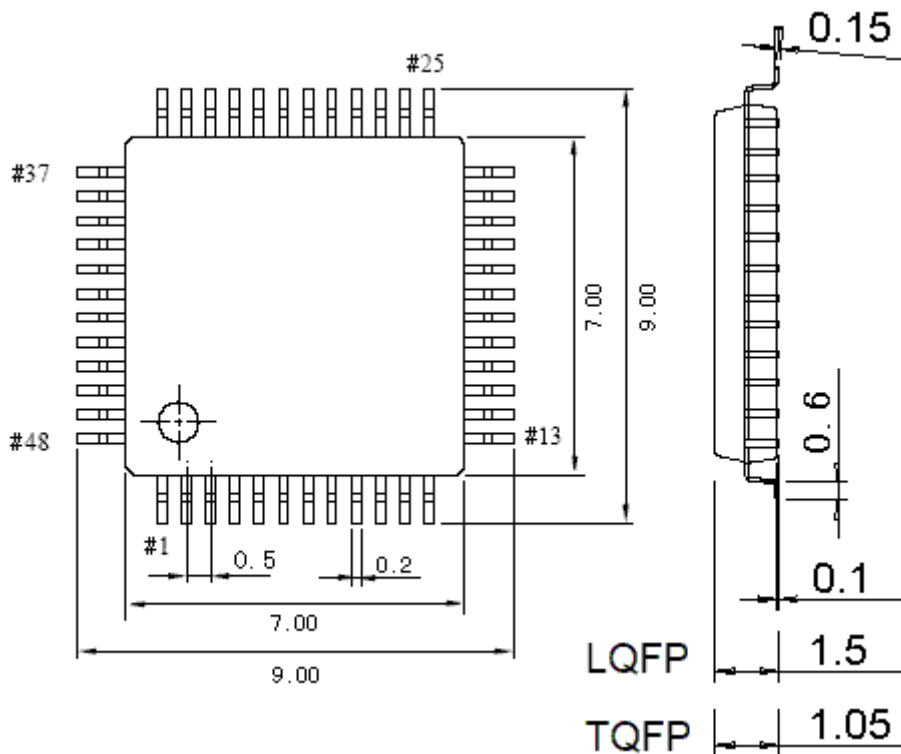
说明：尺寸标注的单位是 mm（毫米）。

引脚中心间距是标称值，没有误差，除此之外的尺寸误差不大于±0.2m。

10.1 QFN32_5X5 封装

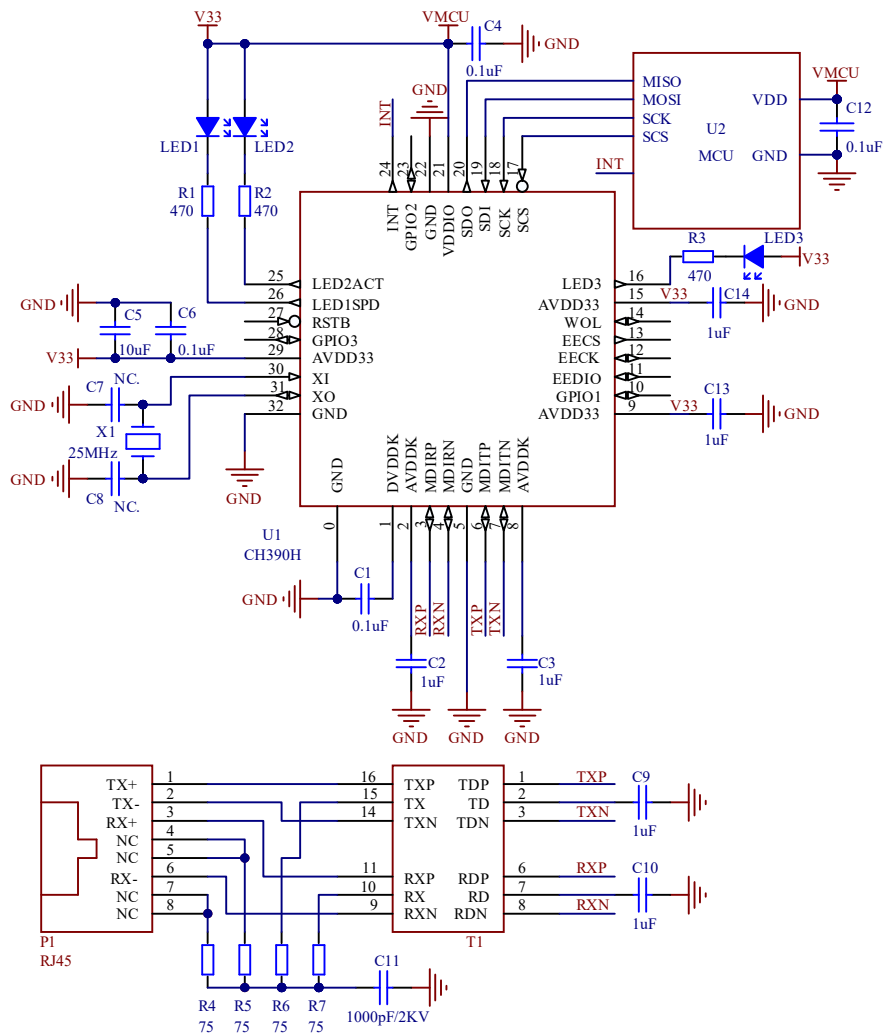


10.2 LQFP48 封装



11、应用

11.1 SPI 应用



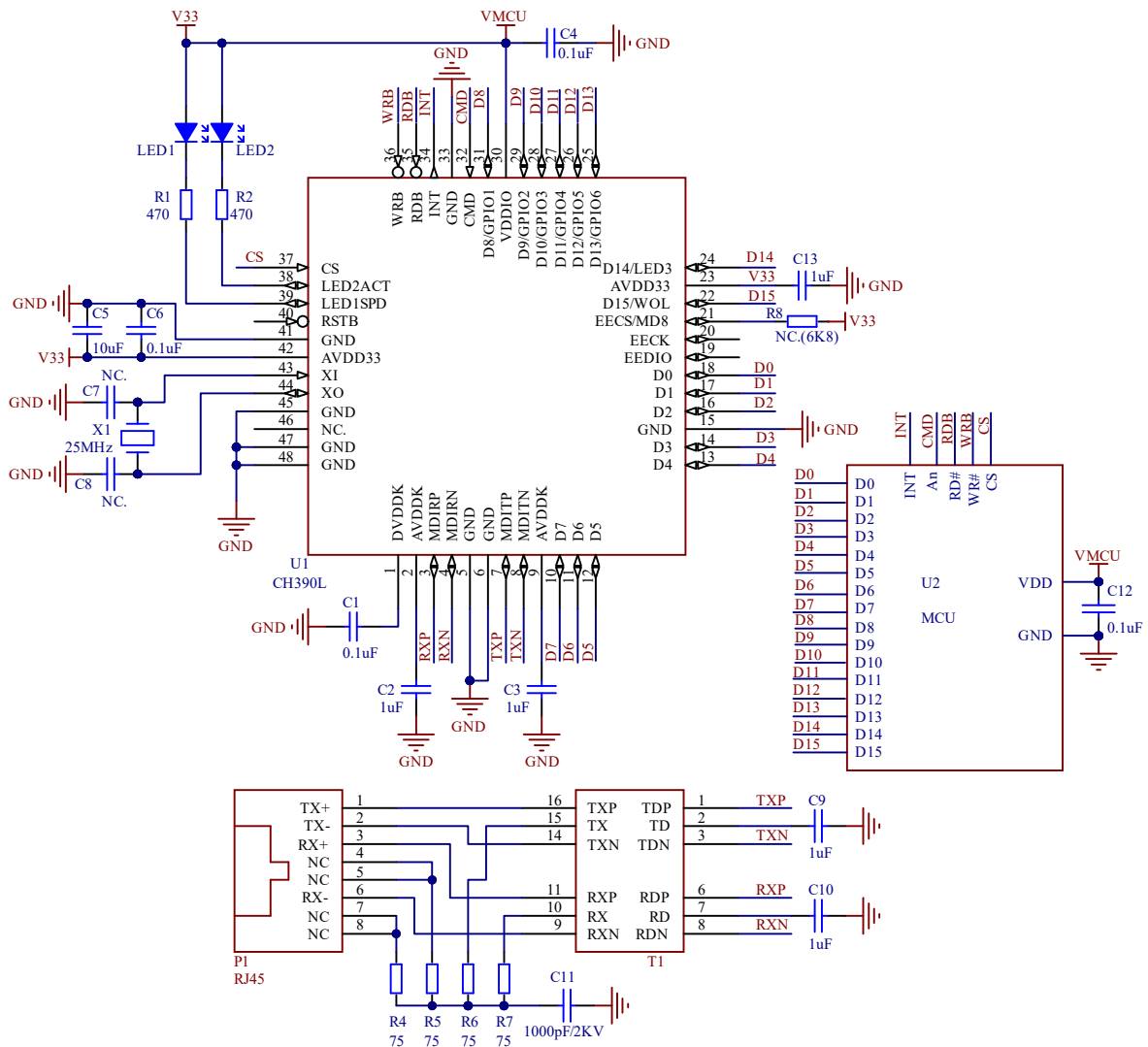
CH390H 已内置了晶体 X1 的部分振荡电容，C7 和 C8 可以根据晶体参数调节。对于负载电容为 12pF 的 X1，无需 C7 和 C8；对于负载电容为 20pF 的 X1，C7 和 C8 建议各 15pF。

T1 是 ethernet 网络变压器，其中中心抽头分别通过电容 C9/C10 接地，不要接任何电源。

CH390H 已内置以太网 50Ω 阻抗匹配电阻，外部不要再接 49.9Ω 或 50Ω 电阻，等效于电压驱动。

CH390H 引脚 2 和引脚 8 之间可以连接也可以断开。

11.2 并口应用



CH390L 已内置了晶体 X1 的部分振荡电容，C7 和 C8 可以根据晶体参数调节。对于负载电容为 12pF 的 X1，无需 C7 和 C8；对于负载电容为 20pF 的 X1，C7 和 C8 建议各 15pF。

T1 是 ethernet 网络变压器，其中心抽头分别通过电容 C9/C10 接地，不要接任何电源。

CH390L 已内置以太网 50Ω 阻抗匹配电阻，外部不要再接 49.9Ω 或 50Ω 电阻，等效于电压驱动。

CH390L 引脚 2 和引脚 9 之间可以连接也可以断开。

对于 8 位并口模式，电阻 R8 改为 6K8 或 4K7 上拉。